

Cyberchip pour l'étude à distance des circuits intégrés

Geoffroy Didier¹, Zimmer Thomas², Billaud Michel³,

¹Université Bordeaux 1, 351 Cours de la Libération 33405 Talence Cédex, geoffroy@creea.u-bordeaux.fr

²Université Bordeaux 1, 351 Cours de la Libération 33405 Talence Cédex, zimmer@ixl.fr

³Université Bordeaux 1, 351 Cours de la Libération 33405 Talence Cédex, , billaud@labri.fr

RESUME Dans l'enseignement des circuits analogiques intégrés un moyen de renforcer la compréhension des principaux phénomènes vus en cours et TD consiste à faire manipuler les étudiants sur les fonctions élémentaires rencontrées fréquemment dans les circuits intégrés. Pour ce faire il existe classiquement trois moyens : 1) se les procurer dans le commerce via un distributeur mais actuellement les produits disponibles sont rares à l'exception des paires de transistors ; 2) les faire fabriquer par un fondeur mais le coût est dissuasif et la durée de vie de ces circuits entre les mains des étudiants serait très faible ; 3) réaliser à distance ces manipulations en utilisant un environnement pédagogique appelé eLab dédié aux mesures sur ces fonctions élémentaires. Ce papier décrit cette troisième solution.

Mots clés : circuits intégrés, instrumentation à distance, travaux pratiques d'électronique, TP à distance, microélectronique, amplificateurs de tension, étages de sortie, amplificateurs différentiels, miroirs de courant.

1 INTRODUCTION

D'une part l'évolution de l'électronique s'orientant de plus en plus vers l'intégration de fonctions directement sur la puce, et d'autre part un nombre croissant de fonctions (systèmes) électroniques étant disponibles sur le marché, font qu'il est urgent d'orienter l'enseignement de nos étudiants dans cette direction.

Nous proposons donc de créer de nouveaux TPs prenant en compte cette évolution

Le point de départ de ces travaux est le souci de faire manipuler les étudiants sur des circuits intégrés. Ces derniers sont constitués de très nombreux transistors associés entre eux pour réaliser les diverses fonctions auxquelles ils sont destinés. Il est plus simple alors, d'un point de vue pédagogique, de décrire la structure d'un circuit intégré en identifiant systématiquement ses sous-fonctions génériques plutôt que de rester à l'échelle du transistor. Donnons quelques exemples, sans être exhaustif, de ces blocs couramment utilisés dans le design des circuits analogiques : références de tension, miroirs de courant (figure 1), paires différentielles, amplificateurs de tension, étages de sortie...

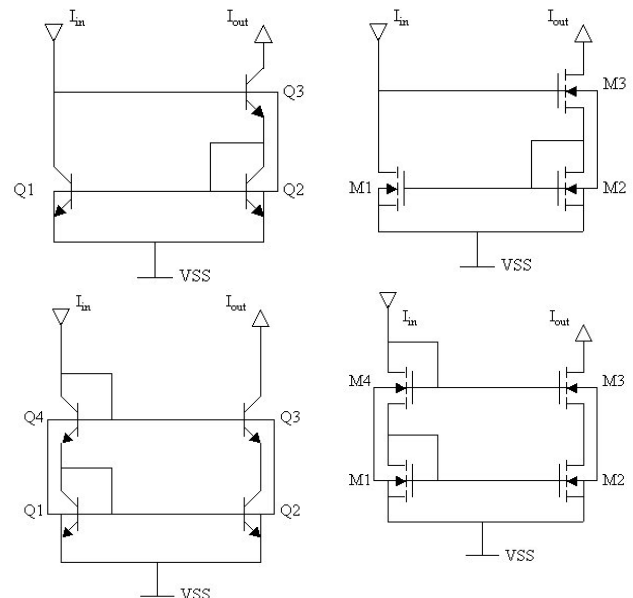
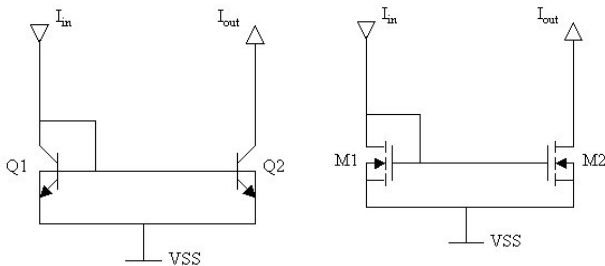


fig 1 : Structures de Miroirs de courants (MOS and BJT):
Elémentaire, Wilson et Cascode (respectivement)

Le problème majeur à surmonter était de fournir aux étudiants ces structures élémentaires non disponibles séparément dans les catalogues des fabricants. Une alternative aurait consisté à réaliser en discret certaines de ces briques mais nous aurions perdu la dimension « circuits intégrés ».

Nous avons opté pour une réalisation en technologie BiCMOS qui permet, en fait, de les décliner suivant plusieurs technologies à savoir Bipolaire, MOS et même CMOS.

L'objectif de ce travail est de faire découvrir expérimentalement ces briques élémentaires en utilisant la plate forme de TP à distance, appelé eLab, de l'Université Bordeaux 1.

2 REALISATION DES CYBERCHIP

Les fonctions que nous avons choisies de réaliser sont les suivantes : caractéristiques de transistors, sources de tension, sources de courant, amplificateurs différentiels, amplificateurs de tension CMOS et étages de sortie. Elles ont été simulées et testées avant leur fabrication. Dans notre nouvelle approche, tout le « design flow » a été pris en compte : depuis la conception des circuits intégrés (simulation), jusqu'au test, en passant par l'étude (et la réalisation) du layout.

Dans un premier temps ce sont des cellules élémentaires (encore appelées puces) de l'électronique analogique qui ont été fabriquées par la société AMS [1] par l'intermédiaire de la société Circuits Multi-Projet. Ces cellules ont été réalisées sur test chip (figure 2) et se répartissent l'ensemble des broches de connexion.



fig 2 : Cyberchip

Afin de diversifier les cas de figure, différentes architectures ont été réalisées (MOS, bipolaires, BiCMOS). En tout, une trentaine de dispositifs sont mis en œuvre répartis sur deux cyberchip.

3 MISE EN PLACE DU DISPOSITIF DE MESURE

La mise en place physique du dispositif a nécessité d'une part l'acquisition d'appareils de mesures pilotables à distance et d'autre part la réalisation d'une matrice de commutation.

3.1 Choix des Appareils

L'objectif expérimental étant le tracé des figures de mérite en fixant un paramètre électrique, nous avons équipé un banc de mesures avec 3 appareils DC, du constructeur KEITHLEY, model 2400 Source Meter, reconfigurables par programmation, en ampèremètre, source de courant, voltmètre ou enfin source de tension (figure 3). Pour chaque expérimentation un des appareils est programmé pour mesurer une grandeur électrique (I ou V), le second l'est en source (I ou V) dont les valeurs seront incrémentées grâce à une interface utilisateur et enfin le troisième fixe un paramètre électrique lui aussi réglable depuis l'interface utilisateur.



fig 3 : Appareil DC

Une alimentation continue est nécessaire pour alimenter les cartes complète le dispositif.

3.2 Matrice de Commutation

La matrice de commutation a pour rôle de décoder la requête envoyée par un utilisateur afin de relier ensemble d'une part les appareils de mesure et d'autre part les broches spécifiques de la cellule à tester.

Cette matrice est constituée d'une carte mère et de plusieurs cartes filles.

La carte mère (figure 4) est connectée au port parallèle (figure 5) du serveur d'instrumentation recevant la requête de l'utilisateur.

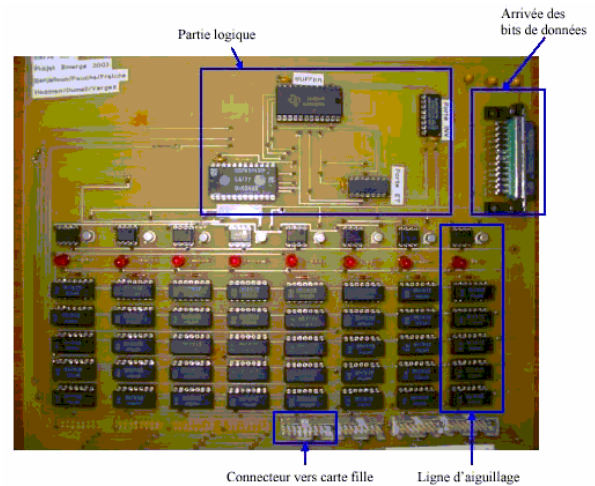


fig 4 : Carte mère

Son rôle est de sélectionner la carte fille qui héberge le Cyberchip cible et de lui connecter les 3 signaux de mesures SMU1, SMU2 et SMU3 ainsi que la polarisation du Cyberchip VDD et VSS.

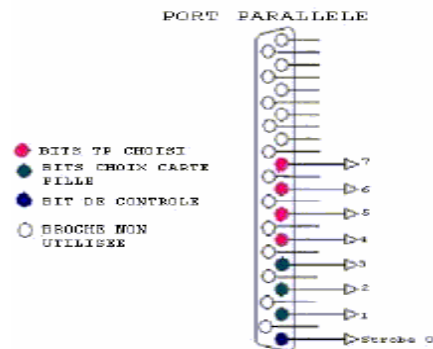


fig 5 : Port parallèle

Cette mission se fait grâce à un décodeur logique qui sélectionne la ligne d'aiguillage correspondant à la carte fille identifiée.

Les composants retenus pour ces aiguillages sont des relais afin de diminuer le bruit.

Les cartes filles (figure 6) doivent véhiculer les cinq signaux analogiques précédents jusqu'au TP choisi par l'utilisateur et implanté dans un Cyberchip.

Seul le connecteur de la carte fille sélectionnée par la carte mère est actif. Il transmet 4 bits qui seront décodés afin de choisir le TP parmi les quinze maximum-présents sur le Cyberchip et également les 5 signaux analogiques SMU1, SMU2, SMU3, VDD et VSS.

La réalisation de la logique de décodage ainsi que les aiguillages des signaux analogiques est tout à fait similaire à celle de la carte mère.

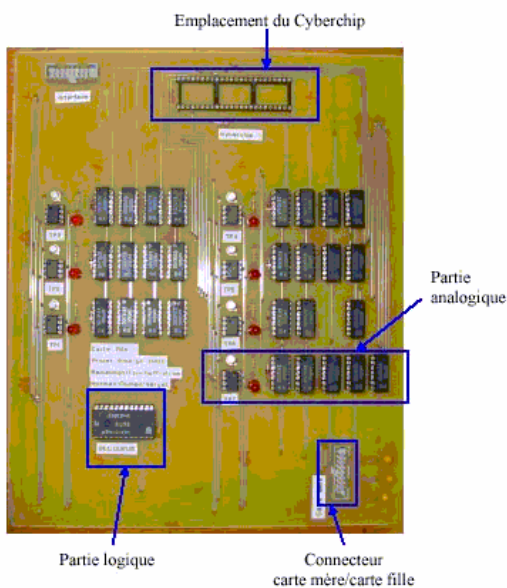


fig 6 : Carte fille

4 MISE EN PLACE EN LIGNE

Ces nouvelles ressources pédagogiques dans le domaine DC ont été insérées dans la plateforme eLab de l'Université Bordeaux 1 [2]. Cette plateforme, développée à travers le projet européen eMerge [3], abrite déjà tout l'environnement pour des mesures fréquentielles et temporelles ainsi que les ressources pédagogiques correspondantes.

La mise à disposition en ligne de ces nouvelles ressources a nécessité le développement d'une série d'outils très variés :

- l'écriture des drivers des appareils de mesure,
- la création d'interfaces simplifiées (figure 7) pour aider l'utilisateur à paramétrer sans difficultés les appareils,

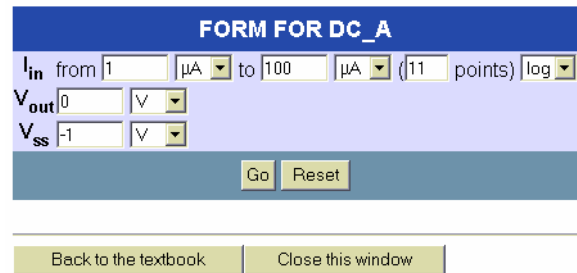


fig 7 : Interface simplifiée

- le développement d'une interface graphique (figure 8) permettant l'analyse des résultats des mesures.

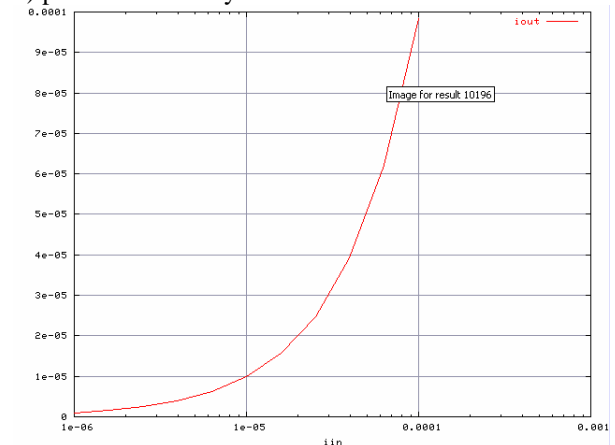


fig 8 : Interface graphique

- enfin la création d'un environnement de navigation dans ces ressources, appelé Cyberchip Explorer, permettant d'avoir une vue d'ensemble des TPs proposés.

Cet environnement se présente sous forme de menus déroulant hiérarchisés et très intuitifs. Il décrit sommairement chaque circuit élémentaire à étudier, précise sur un schéma le dispositif de mesure, donne un exemple de courbes attendues et enfin donne accès au déroulement des mesures (figure 9).

The screenshot shows a web browser window with a treeview on the left and a main content area on the right. The treeview is titled 'Analogue building blocks' and includes categories like Transistors, Voltage reference, Current reference, Simple current mirror, MOS, Current mirror with beta helper, Cascode current mirror, Wilson current mirror, Differential amplifier, CMOS amplifier, and Output stages. The main content area is titled 'BJT: Wilson current mirror - Output characteristic'. It contains the following text:

Measured characteristic: $I_{out}(V_{out})$
 Figure of merits: output impedance, maximal output current, minimal output voltage
 Typical stimuli: $I_{in}=500\mu A$, $V_{SS}=-2.5V$, $-2.5V < V_{out} < 2.5V$
 Maximal settings: $I_{in} < 10mA$, $V_{SS} = -3V$, $V_{SS} < V_{out} < 3V$

Below the text is a schematic diagram of a Wilson current mirror. It shows three bipolar junction transistors (Q1, Q2, Q3) connected in a Wilson configuration. The input current I_{in} is constant. The output current I_{out} is measured through a load resistor, and the output voltage V_{out} is measured across it. The circuit is connected to a negative supply V_{SS} .

Below the schematic is a graph titled 'typical result:'. The y-axis is labeled $I_{out,m} [E-6]$ and ranges from -200.0 to 600.0. The x-axis is labeled $V_{out} [E+0]$ and ranges from -1.0 to 1.0. The graph shows a red curve that is zero for $V_{out} < -0.5$ and $V_{out} > 0.5$, and rises to a constant value of approximately 500.0 for $-0.5 < V_{out} < 0.5$. The supply voltage $V_{SS} = -1$ is indicated on the x-axis.

fig 9 : Cyberchip Explorer

5 CONCLUSION ET PERSPECTIVES

Les Cyberchip ont été utilisés pour la première fois par les étudiants de l'Université Bordeaux 1 (6^{ème} semestre de la Licence EEA parcours Electronique) au cours du semestre de printemps 2005.

L'utilisation de l'outil a été très bien accueillie particulièrement grâce à la simplicité du paramétrage des interfaces et la rapidité de réponse des appareils de mesures.

La grande diversité des structures élémentaires proposées dans le catalogue a été également un point positif relevé par l'ensemble des étudiants.

Comme souvent quelques étudiants ont eu des difficultés avec la langue anglaise utilisée dans cet environnement mais ce furent des cas isolés.

Par contre les étudiants ont rencontré quelques difficultés dans la justification des manipulations proposées et dans l'interprétation et l'exploitation des résultats obtenus.

Ces deux points vont faire l'objet d'amélioration prochainement.

Des contacts ont d'ores et déjà été pris avec l'Université de Lyon (France) et l'Université de Sfax (Tunisie) en vue d'une utilisation d'eLab.

Pour vous permettre de tester les possibilités d'eLab, un accès privilégié vous est offert à l'adresse <http://centrevirtuel.creaa.u-bordeaux.fr/> (login : cetsis ; mot de passe : cetsis05).

Bibliographie

- [1] The Austria Micro Systems Foundry : <http://www.austriamicrosystems.com/>
- [2] eLab de l'Université Bordeaux 1 : <http://centrevirtuel.creaa.u-bordeaux.fr> (login : cetsis ; mot de passe : cetsis05)
- [3] Le projet eMerge : <http://www.emerge-project.net/>